

**PAT-NO:** JP403153219A  
**DOCUMENT-IDENTIFIER:** JP 03153219 A  
**TITLE:** THIN FILM TRANSISTOR ARRAY

**PUBN-DATE:** July 1, 1991

**INVENTOR-INFORMATION:**

**NAME**                      **COUNTRY**  
NOMOTO, TSUTOMU

**INT-CL (IPC):** G02F001/136 , H01L027/12 , H01L029/784

**US-CL-CURRENT:** 349/42 , 349/FOR.111

**ABSTRACT:**

**PURPOSE:** To easily equalize voltage-to-transmissivity characteristics at every R, G, and B picture elements by making thin film transistors (TFT) assigned for the respective colors different in either or both of channel width and channel length.

**CONSTITUTION:** When one picture element each for the colors R(red), G(green), and B(blue) of a TFT array, i.e. three picture elements in total are considered, the channel widths WR, WG, and WB of TFTs assigned for the respective colors R, G, and B are made different. Further, when this TFT array is used for a transmission type color liquid crystal displayed, the array is so sized as to supply an ion current which enables an effective voltage to be applied to the parts of respective picture elements of R, G, and B so that the picture elements are substantially equal in light transmissivity. Consequently, differences in voltage-to-transmissivity characteristics among the picture elements of the colors R, G, and B are easily reduced and a color liquid crystal display of good display quality with good color balance is obtained.

**COPYRIGHT:** (C)1991,JPO&Japio

---

**Document Identifier - DID (1):**

JP 03153219 A

造する例により、従来の薄膜トランジスタアレイの構成につき説明する。第3図はその説明に供する図であり、従来の薄膜トランジスタアレイをその1画素部分に着目して示した平面図である。

先ず、スパッタ法等の好適な方法によりガラス基板11上にITO( $\text{In}_2\text{O}_3 + \text{SnO}_2$ )膜が形成されこれがフォトリソグラフィ技術及びエッチング技術により所定の形状に加工されて透明電極13(表示電極13)が形成される。

次に、透明電極13形成済み基板の上にスパッタ法によりタンタル(Ta)から成る金属層が1000~3000Å程度の膜厚に形成されこれがフォトリソグラフィ技術及びエッチング技術により所定の形状に加工されてゲート電極15が形成される。その後、Taゲート電極15の一部が酸化されて第1のゲート絶縁膜17が形成される。

次に、この基板上にNH<sub>3</sub>及びSiH<sub>4</sub>を主成分とする原料ガスを用いたグロー放電法によりシリコン窒化膜( $\text{SiN}_x$ )が0.1~0.5 µm程度の膜厚に堆積される。さらにこのシリコン窒化膜上に

コン窒化膜( $\text{SiN}_x$ )から成る保護膜(図示せず)が形成される。次に、この基板11上にポリイミドから成る有機膜が形成されこれがラビング処理されて配向処理膜(図示せず)が形成される。さらに、スクリーン印刷法によりシール層(図示せず)が所定のパターンで形成され、さらにセル間を均一に保持するために配向処理膜上にスペーサ(図示せず)が散布されて、液晶ディスプレイパネルの一方の基板が得られる。

これに対し液晶ディスプレイパネルの他方の基板は、次に説明するように形成される。

ガラス基板上にR(赤)、G(緑)及びB(青)各色用でかつ所定のパターン形状(ストライプ、モザイク、トライアングル等の形状)を有するカラーフィルタ層、さらにその上にITOから成る透明電極(対向電極)が、スパッタ法、フォトリソグラフィ法及びエッチング法によりそれぞれ形成される。

次に、この対向電極上にポリイミドより成る有機膜が形成され、これがラビング処理されて配向

SiH<sub>4</sub>ガスを用いたプラズマCVD法によりa-Si膜が0.02~0.2 µm程度の膜厚に堆積される。そしてこれらシリコン窒化膜及びa-Si膜がフォトリソグラフィ技術及びエッチング技術により所定形状に加工されてゲート絶縁膜19及び活性層21(両者は重なっている)が形成される。

次に、この基板上に真空蒸着法によりアルミニウムから成る金属層が0.5~1.0 µm程度の膜厚に形成されこれが所定の形状に加工されてドレイン電極23及びソース電極25が形成されて、薄膜トランジスタアレイが得られる。

なお、従来の薄膜トランジスタにおいては、各薄膜トランジスタのソース及びドレイン電極間距離即ちチャンネル長(第3図中の $l$ )は各薄膜トランジスタ共に同じ寸法にされ、ソース及び及びドレイン電極の対向幅即ちチャンネル幅(第3図中の $w$ )は各薄膜トランジスタ共に同じ寸法とされていた。

次に、この基板上にプラズマCVD法、フォトリソグラフィ技術及びエッチング技術によりシリ

処理膜が形成されて、液晶ディスプレイパネルの他方の基板が得られる。

続いて、これら一方及び他方の基板をシール層を挟んで対向させこのシール層を硬化させることにより両基板が貼りあわされる。なおこの際、一方の基板に設けてある薄膜トランジスタアレイの多数の薄膜トランジスタが他方の基板に設けてあるR、G及びBの色フィルタのうちのいずれかと対応するように、両基板が貼りあわされる。この結果、各薄膜トランジスタはR、G、B各色の画素用に割り当てられる。

その後、一方及び他方の基板とシール層とで囲まれる空隙が真空脱気され、その後この空隙に例えばツイスト・ネマチック(TN)液晶が注入され、次いで注入口が封止されて、a-Si薄膜トランジスタアレイを用いた液晶ディスプレイパネルが得られる。

このような液晶ディスプレイパネルには、①…室内光の反射光を光源として利用する反射型ディスプレイ、②…背面に蛍光灯等の光源を配置した

透過型ディスプレイがある。R、G及びBのカラーフィルタを用いたカラー液晶ディスプレイの場合は、透過型が広く採用されている。

ところで、透過型のカラー液晶ディスプレイを作製する場合、液晶及びカラーフィルタが光透過に関し波長依存性を有するため、3原色であるR、G、B各画素の薄膜トランジスタに印加する電圧対透過率特性に違いが生じる点を考慮する必要がある。第4図は、その説明に供する図であり、縦軸に透過率T（任意単位）及び横軸に電圧（V）をとり印加電圧に対するR、G及びBの各画素毎の透過率特性（以下、V-T特性と略称する場合もある。）をプロットした図である。第4図からも理解出来るように、印加電圧V。のときのR、G及びB用の各画素での透過率は互いに異なり $R > G > B$ の順で大きくなる。

そこで、R、G及びBの各画素からの光を組合せて高品質な色を再現する（加色混合方式）場合、従来は、例えば、

③…カラーフィルタ層の厚みをR、G及びB毎

（青）各色の画素用に割り当てられている薄膜トランジスタアレイにおいて、

各色に割り当てられた薄膜トランジスタ毎でチャンネル幅及びチャンネル長的一方又は双方を違えであることを特徴とする。

この発明の実施に当たり、前述のR、G及びB画素用それぞれの薄膜トランジスタのチャンネル幅 $W_R$ 、 $W_G$ 及び $W_B$ を、下記①式の関係を満足する寸法とするのが好適である。

$$W_R < W_G < W_B \quad \cdots ①$$

または、前述のR、G及びB画素用それぞれの薄膜トランジスタのチャンネル長 $l_R$ 、 $l_G$ 及び $l_B$ を、下記②式の関係を満足する寸法とするのが好適である。

$$l_R > l_G > l_B \quad \cdots ②$$

（作用）

このような構成によれば以下に説明するような作用が得られる。

薄膜トランジスタにおいては、これに印加する電圧が同じ場合でも、薄膜トランジスタのチャネ

で変えるとか、

④…信号電極へのバイアス電圧をR、G及びB毎で変える

等の補正手段を構じて、上述の透過率の波長依存性を補正していた。

（発明が解決しようとする課題）

しかしながら、カラーフィルタ層の厚みをR、G及びB毎で変えることは膜厚制御が大変であり、また、バイアス電圧をR、G及びB毎で変えることは駆動回路の構成が大変であるという問題点があった。

この発明は、このような点に鑑みなされたものであり、従ってこの発明の目的は、R、G及びBの画素毎の電圧対透過率特性を従来より簡易に等しく出来る薄膜トランジスタアレイを提供することにある。

（課題を解決するための手段）

この目的の達成を図るため、この発明によれば、基板に薄膜トランジスタを多数具えこれら薄膜トランジスタがR（赤）、G（緑）及びB

（青）各色の画素用に割り当てられている薄膜トランジスタアレイにおいて、各色に割り当てられた薄膜トランジスタ毎でチャンネル幅及びチャンネル長的一方又は双方を違えであることを特徴とする。

ル幅を広くするに従い、又、チャンネル長を短くするに従い電流供給能力が高まり、当該薄膜トランジスタの動作時の電流（オン電流： $I_{on}$ ）は多くなる。また液晶ディスプレイでは、薄膜トランジスタのオン電流が多くなるに従い液晶の蓄積電荷量が多くなるので液晶に対する突効印加電圧が高まり、この結果、透過型の場合では背面に設けた光源からの光の透過率は向上する。従って、薄膜トランジスタアレイのR、G及びB用の画素毎の薄膜トランジスタのチャンネル長及び又はチャンネル幅を予め適正化しておけば、同一電圧印加時においてR、G及びB用の画素毎で等しい透過率が得られる。

また、チャンネル長及び又はチャンネル幅の変更は、薄膜トランジスタアレイ作製時に用いるホトマスクの寸法を変えるだけで容易に行なえる。

（実施例）

以下、図面を参照してこの発明の薄膜トランジスタアレイの実施例につき説明する。なお、以下の説明に用いる各図はこの発明を理解出来る程度

に各構成成分の寸法、形状、配置関係を概略的に示してあるにすぎない。

### 第1実施例

第1図は、第1実施例の薄膜トランジスタの要部を示した平面図であり、この薄膜トランジスタアレイのR（赤）、G（緑）及びB（青）各色の夫々1画素分ずつ合計3画素部分に着目した概略的な平面図である。なお、第1図において、第3図に示した構成成分と同様な構成成分については同一の符号を付して示してある。

第1図に示した第1実施例の薄膜トランジスタアレイは、R、G、B各色に割り当てられた薄膜トランジスタの夫々のチャネル幅 $W_R$ 、 $W_G$ 、 $W_B$ （第1図参照）を下記①式を満足するように選んであることを特徴としている。なお、R、G、B各色に割り当てられた薄膜トランジスタの夫々のチャネル長 $l_R$ 、 $l_G$ 、 $l_B$ （第1図参照）は同じ寸法としている。

$$W_R < W_G < W_B \quad \cdots \textcircled{1}$$

さらに、これらチャネル幅 $W_R$ 、 $W_G$ 、 $W_B$ は、①

より形成する。

次に、例えばこの試料上に公知の方法によりアルミニウム膜を被着する。続いて、公知のホトリソグラフィ技術及びエッチング技術によりこのアルミニウム膜をパターニングしてドレイン電極23及びソース電極25を形成するが、この際、ホトマスクは、チャネル幅部分の寸法が上記①式を満足しかつ所定の値とされているホトマスクを用いる。

このようにして実施例の薄膜トランジスタアレイを形成する。

次に、この発明の薄膜トランジスタアレイに、従来と同様な手順に従い、保護膜（図示せず）、配向処理膜、スペーサ、シール層等を設けて、液晶ディスプレイの一方の基板を形成する。また、他方の基板も従来同様に形成する。その後、この他方の基板と、実施例の薄膜トランジスタアレイを有する一方の基板とを用い従来と同様な手順で液晶ディスプレイを作製する。

第2図は、このようにして得た液晶ディスプレ

ィスを満足すると共に、この薄膜トランジスタアレイを透過型のカラー液晶ディスプレイパネルに用いる場合であれば、R、G及びBの各画素の液晶部分に各画素での光透過率が実質的に等しくなるような実効電圧を印加出来るようなオン電流を流すことが出来る寸法としている。この実施例では、R用の薄膜トランジスタのチャネル幅 $W_R$ を2～15 $\mu\text{m}$ の範囲内の所定の値、G用の薄膜トランジスタのチャネル幅 $W_G$ を4～17 $\mu\text{m}$ の範囲内の所定の値、B用の薄膜トランジスタのチャネル幅 $W_B$ を6～20 $\mu\text{m}$ の範囲内の所定の値としている。

また、このような薄膜トランジスタアレイは例えば以下に説明するように作製出来る。

ガラス、石英等のような透光性絶縁物基板11上に、ITO等のような透明導電膜から成る表示電極13と、タンタル(Ta)等のような金属膜から成るゲート電極15と、第1のゲート絶縁膜17と、例えばシリコン窒化膜から成るゲート絶縁膜19と、a-Siから成る活性層21とを、従来公知の方法に

イにおける、R、G及びBの各色の画素における印加電圧に対する透過率特性（V-T特性）を、縦軸に透過率及び横軸に印加電圧をとって示したものである。R、G、B各色に割り当てられた薄膜トランジスタ毎でチャネル幅をそれぞれ適正値としてあるので、R、G、B各色用の画素でのV-T特性は等しいものになる。

### 第2実施例

第2実施例の薄膜トランジスタアレイは、R、G、B各色に割り当てられた薄膜トランジスタの夫々のチャネル長 $l_R$ 、 $l_G$ 、 $l_B$ を下記②式を満足するように選んであることを特徴としている。なお、チャネル幅 $W_R$ 、 $W_G$ 、 $W_B$ はいずれも同じ寸法としている。

$$l_R > l_G > l_B \quad \cdots \textcircled{2}$$

さらに、これらチャネル長 $l_R$ 、 $l_G$ 、 $l_B$ は、②式を満足すると共に、この薄膜トランジスタアレイを透過型のカラー液晶ディスプレイパネルに用いる場合であれば、R、G及びBの各画素の液晶部分に各画素での光透過率が実質的に等しくなる

ような実効電圧を印加出来るようなオン電流を流すことが出来る寸法としている。この実施例では、R用の薄膜トランジスタのチャンネル長 $l_r$ を $7 \sim 15 \mu m$ の範囲内の所定の値、G用の薄膜トランジスタのチャンネル長 $l_g$ を $5 \sim 13 \mu m$ の範囲内の所定の値、B用の薄膜トランジスタのチャンネル長 $l_b$ を $3 \sim 11 \mu m$ の範囲内の所定の値としている。

上述においては、この発明の薄膜トランジスタの実施例につき説明したがこの発明は上述の実施例のみに限定されるものではなく、以下に説明するような種々の変更または変形を加えることが出来る。

上述の実施例では、各色に割り当てられた薄膜トランジスタ毎でチャンネル幅及びチャンネル長の一方を違えていたが、双方を違えても勿論良い。

また、この発明の薄膜トランジスタアレイは、カラー液晶ディスプレイにのみ適用出来るという訳ではなく、例えばエレクトロルミネッセンス表示装置等のような他の表示装置にも適用出来る。

例えば透過型のカラー液晶ディスプレイを作製すると、R、G、B各色の画素での電圧対透過率特性の違いを容易に低減出来るので、色バランスが良好で表示品質の良いカラー液晶ディスプレイを提供することが出来る。

#### 4. 図面の簡単な説明

第1図は、実施例の薄膜トランジスタアレイの説明に供する平面図、

第2図は、この発明の説明に供する図、

第3図は、従来の薄膜トランジスタアレイの説明に供する平面図、

第4図は、従来技術の説明に供する図である。

11—透光性絶縁物基板（ガラス基板）

13—表示電極、 15—ゲート電極

17—第1のゲート絶縁膜

19—ゲート絶縁膜、 21—活性層

23—ドレイン電極、 25—ソース電極。

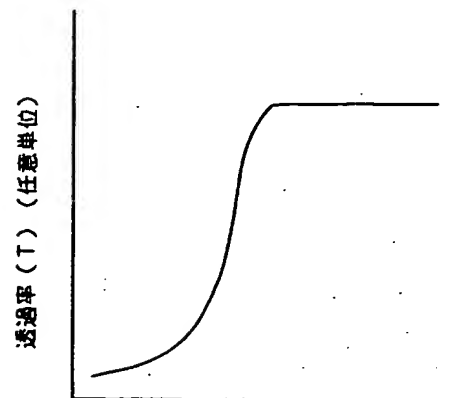
他の表示装置に適用する場合、各色に割り当てられた薄膜トランジスタ毎でのチャンネル幅及びチャンネル長の違え方は、実施例の $W_r < W_g < W_b$ なる関係、 $l_r > l_g > l_b$ なる関係に限られるものではなく表示装置の設計に応じて変更されるものであることは理解されたい。

また、上述の実施例では、薄膜トランジスタが隔壁化による第1のゲート絶縁膜を有する構造のものであったが、第1のゲート絶縁膜のない薄膜トランジスタを有する薄膜トランジスタアレイに対してもこの発明を適用出来ることは明らかである。

#### （発明の効果）

上述した説明からも明らかなように、この発明の薄膜トランジスタアレイによれば、R（赤）、G（緑）及びB（青）各色の画素用に割り当てられた薄膜トランジスタ毎でチャンネル幅及びチャンネル長の一方又は双方を違えて各色のバランスを確保している。

従って、この薄膜トランジスタアレイを用いて



電圧 (ボルト)

この発明の説明に供する図

## 第 2 図

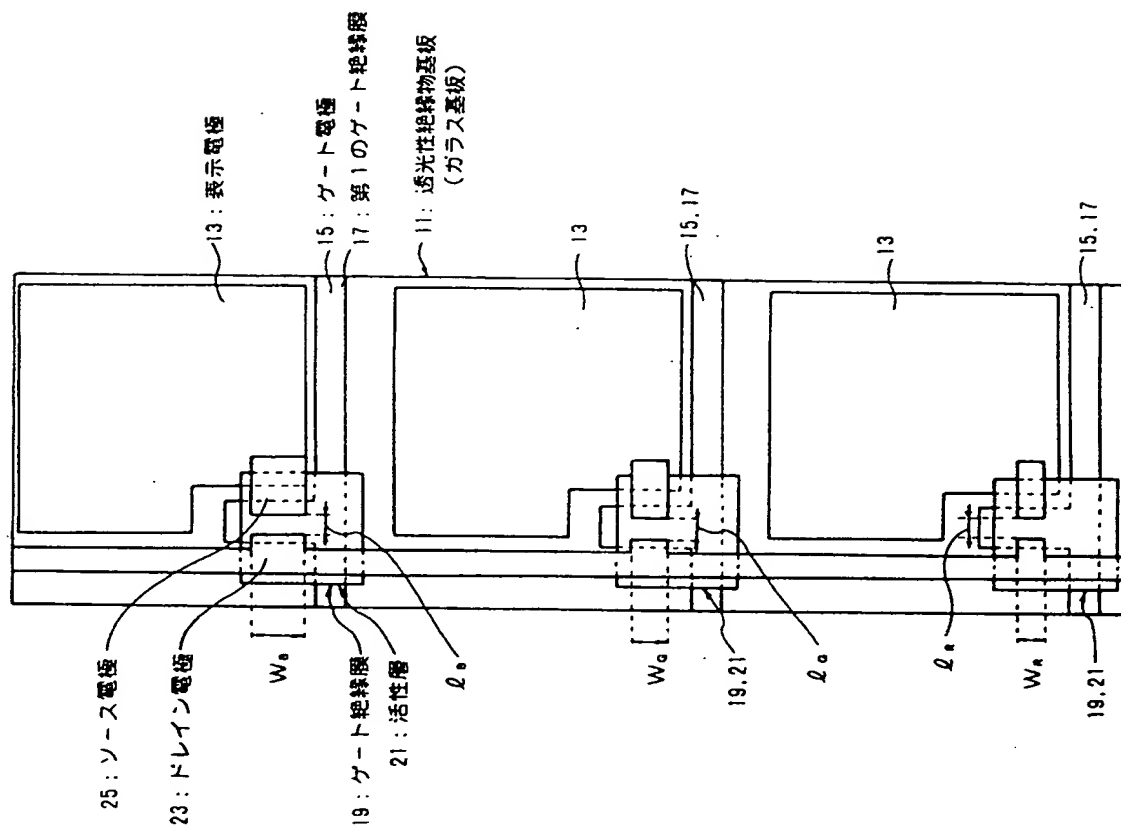
特許出願人

沖電気工業株式会社

代理人 弁理士

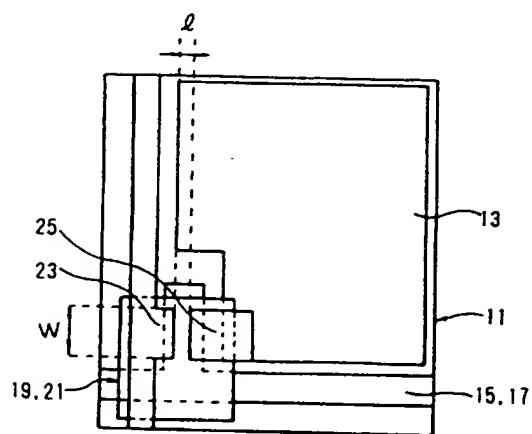
大 垣 孝





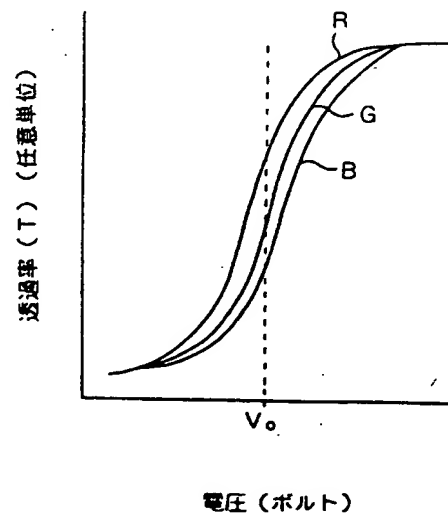
実施例の薄膜トランジスタアレイの説明に供する平面図

第 1 図



従来の薄膜トランジスタアレイの説明に供する平面図

第 3 図



従来技術の説明に供する図

第 4 図